

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-269791

(43)Date of publication of application : 25.09.1992

(51)Int.Cl.

G09G 3/36
G02F 1/133

(21)Application number : 03-050237

(71)Applicant : HITACHI LTD

(22)Date of filing : 25.02.1991

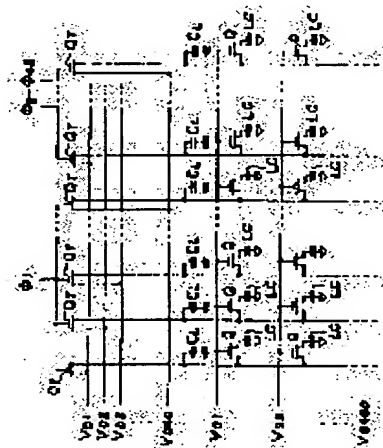
(72)Inventor : TAKAHATA MASARU
KITAJIMA MASAOKI

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PURPOSE: To obtain the liquid crystal display device which has superior display quality and reduced in cost by decreasing the number of signal-side drivers without decreasing the number of picture elements.

CONSTITUTION: For example, optional gate voltage terminals among terminals VG1-VG480 as scanning-side lead-out electrodes are selected and one scanning line is selected. While this one scanning line is selected, a select signal is supplied to select signal terminals ϕ_1 - ϕ_{48} in order and while one select signal terminal ϕ_1 is selected, a display signal for 40 columns is supplied to display signal terminals VD1-VD40 and written in a capacitor CL; and further respective liquid crystal parts LC are driven through driving TFTQs. After this operation is performed 48 times, display data are written in all the liquid crystal parts LC as a one-line display part.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-269791

(43) 公開日 平成4年(1992)9月25日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/36		7926-5G		
G 0 2 F 1/133	5 5 0	7820-2K		

審査請求 未請求 請求項の数9(全9頁)

(21) 出願番号 特願平3-50237

(22) 出願日 平成3年(1991)2月25日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 高島 勝

茨城県日立市久慈町4026番地株式会社日立
製作所日立研究所内

(72) 発明者 北島 雅明

茨城県日立市久慈町4026番地株式会社日立
製作所日立研究所内

(74) 代理人 弁理士 武 顕次郎

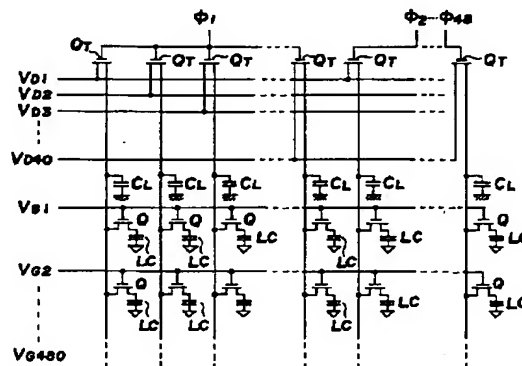
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【目的】 画素数を減少させることなく信号側ドライバの数を減少させて低コストとすることができ、かつ、表示品質の優れた液晶表示装置を提供する。

【構成】 いま、走査側の引出し電極であるゲート電圧端子 $V_{G1} \sim V_{G480}$ の任意のものが選択され、1本の走査ラインが選択されているものとする。この1本の走査ラインが選択されている間、選択信号端子 $\phi_1 \sim \phi_{48}$ に順次選択信号が与えられ、1つの選択信号端子 ϕ_1 が選択されている間に、40列分の表示信号が表示信号端子 $V_{D1} \sim V_{D40}$ に与えられ、コンデンサ C_L に書き込まれた後、さらに、駆動用の TFTQ を介して各液晶 LC が駆動される。そして、この動作が48回にわたって行われたとき、1ライン分の表示部である液晶 LC の全てに表示データが書き込まれる。

【図1】



1

【特許請求の範囲】

【請求項1】 複数の走査電極と複数の表示信号電極との交点のそれぞれに画素駆動用のTFTと画素となる液晶とを備えて構成されるアクティブマトリクス液晶表示装置において、前記複数の表示信号電極は、各列毎にトランスファークゲートTFTとラインメモリとなるコンデンサとを備え、前記表示信号電極を複数の群に分割し、1走査電極が選択されている間に、分割された表示信号電極の各群を順番に選択し、1つの表示信号電極群が選択されている間に、その群の各表示信号電極に対する画像信号を、前記トランスファークゲートTFTを介して前記ラインメモリとなるコンデンサ書き込み、さらに、前記画素駆動用のTFTを介して画素に画像信号を書き込むことを特徴とする液晶表示装置。

【請求項2】 行列方向に配置された各画素と対応するように設けられた画素駆動用TFT、該TFTのゲート電極を各行毎に共通接続する走査電極、前記TFTのソース／ドレインの一方を各列毎に共通に接続する表示信号電極、前記走査電極に対する駆動信号出力を制御する走査側駆動回路、及び、前記表示信号電極に対する駆動信号出力を制御する表示信号側駆動回路を備えて構成される液晶表示装置において、前記表示信号電極は、各列毎にトランスファークゲートTFTとラインメモリとなるコンデンサとを備え、前記複数の表示信号電極が複数の群に分割され、分割された各群に共通な表示信号電極群はそれぞれ複数のトランスファークゲートTFTのソース／ドレインの一方に接続され、前記分割された表示信号電極の各群を選択する選択信号電極群はそれぞれ複数のトランスファークゲートTFTのゲートに接続されていることを特徴とする液晶表示装置。

【請求項3】 前記表示信号電極は2群に分割され、前記分割された各群に共通な表示信号電極群はそれぞれ2個のトランスファークゲートTFTのソース／ドレインの一方に接続され、2個の選択信号電極はそれぞれ複数のトランスファークゲートTFTのゲートに接続されていることを特徴とする請求項2記載の液晶表示装置。

【請求項4】 前記表示信号電極は奇数列（或は偶数列）毎にトランスファークゲートTFTとラインメモリとなるコンデンサとを備え、前記分割された各群に共通な表示信号電極群はそれぞれ奇数列（或は偶数列）のトランスファークゲートTFTのソース／ドレインの一方及び隣接する偶数列（或は奇数列）の信号電極に接続され、1つの選択信号電極はトランスファークゲートTFTのゲートに接続されていることを特徴とする請求項2記載の液晶表示装置。

【請求項5】 前記表示信号電極は、K（Kは2以上）列毎以外の全ての列にトランスファークゲートTFTとラインメモリとなるコンデンサとを備え、前記分割された各群に共通な表示信号電極群はそれぞれ複数のトランスファークゲートTFTのソース／ドレインの一方及び1本の

2

信号電極に直接接続され、前記分割された表示信号電極の各群を選択する選択信号電極群はそれぞれ複数のトランスファークゲートTFTのゲートに接続されていることを特徴とする請求項2記載の液晶表示装置。

【請求項6】 アクティブマトリクス液晶ディスプレイの1画素の構成において、表示信号電極は画素駆動用のTFTのソース／ドレインの一方に接続され、前記TFTのソース／ドレインの他方は液晶の一方の端子部に接続され、液晶の他方の端子部には共通電位が与えられ、前記TFTのゲートは各画素毎に設けられるトランスファークゲートTFTのソース／ドレインの一方及びストレージ容量の一方の電極と接続され、ストレージ容量の他方の電極は接地され、トランスファークゲートTFTのソース／ドレインの他方にはゲート電圧が印加され、トランスファークゲートTFTのゲートには選択信号が印加されることを特徴とする液晶表示装置。

【請求項7】 アクティブマトリクス液晶ディスプレイの1画素の構成において、表示信号電極は画素駆動用のTFTのソース／ドレインの一方に接続され、前記TFTのソース／ドレインの他方は液晶の一方の端子部に接続され、液晶の他方の端子部には共通電位が与えられ、前記TFTのゲートは各画素毎に設けられるトランスファークゲートTFTのソース／ドレインの一方と接続され、トランスファークゲートTFTのソース／ドレインの他方にはゲート電圧が印加され、トランスファークゲートTFTのゲートには選択信号が印加されることを特徴とする液晶表示装置。

【請求項8】 請求項6または7記載の1画素の構成を備えるアクティブマトリクス液晶ディスプレイにおいて、表示信号電極群はそれぞれ複数の表示信号電極に接続され、選択信号電極群はそれぞれ複数のトランスファークゲートTFTのゲートに接続されることを特徴とする液晶表示装置。

【請求項9】 前記TFTは多結晶シリコンTFTであることを特徴とする請求項1ないし8のうち1記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は液晶表示装置に係り、特に、TFT（Thin Film Transistor）基板に構成されたアクティブマトリクス液晶ディスプレイを用いた液晶表示装置に関するものである。

【0002】

【従来の技術】 アクティブマトリクス液晶ディスプレイの構成に関する従来技術として、例えば、ジャパン・ディスプレイ 89（1989年）第510頁～第513頁（Japan Display '89（1989）、pp. 510-513）等に記載された技術が知られている。

【0003】 図9は従来技術によるアクティブマトリクス液晶ディスプレイ装置の構成を示す概略図である。図

3

9において、LCは液晶、Qは画素駆動用TFT、 $V_{D1} \sim V_{D1920}$ は表示信号端子、 $V_{G1} \sim V_{G480}$ はゲート電圧端子である。

【0004】図示従来技術は、 640×480 のカラー画素を有する液晶表示装置の例であり、走査側に480本の引出し電極であるゲート電圧端子 $V_{G1} \sim V_{G480}$ 、表示信号側に1920本の引出し電極である表示信号端子 $V_{D1} \sim V_{D1920}$ を、備え、これらの引き出し電極の交点に画素駆動用のTFTQを介して画素となる液晶LCが接続されて構成されている。

【0005】

【発明が解決しようとする課題】前記従来技術は、表示信号側に1920本もの引き出し電極を必要とするため、信号側ドライバも同数だけ必要となり、信号側ドライバのコストが増大するという問題点を有している。

【0006】本発明の目的は、前記従来技術の問題点を解決し、画素数を減少させることなく信号側ドライバの数を減少させることによりコストを低下させることができ、かつ、表示品質の優れた液晶表示装置を提供することにある。

【0007】

【課題を解決するための手段】本発明によれば前記目的は、信号側駆動回路の各列毎にトランスファークゲートTFTと、ラインメモリとなるコンデンサとを備え、信号側としての表示信号端子をm個づつのn個の群に分割し、表示信号端子 $V_{D1} \sim V_{Dn}$ のそれぞれを複数のトランスファークゲートTFTのソース／ドレインの一方に接続し、選択信号端子 $\phi_1 \sim \phi_n$ のそれぞれを複数のトランスファークゲートTFTのゲートに接続して、信号側を構成することにより達成される。

【0008】

【作用】任意の走査ラインが選択されている間、選択信号端子 $\phi_1 \sim \phi_n$ からの選択信号により順次m列分の信号側駆動回路がn回にわたって選択され、走査ライン上の $m \times n$ 個の液晶のそれぞれに表示信号が書き込まれる。

【0009】従って、本発明によれば、m本の表示信号端子 $V_{D1} \sim V_{Dn}$ と、n本の選択信号端子 $\phi_1 \sim \phi_n$ とにより、 $m \times n$ 個の液晶のそれぞれに独立の表示信号を書き込むことができ、これにより、信号側ドライバの数を $m + n$ 個とすることができるのでコストの低減を図ることができる。

【0010】

【実施例】以下、本発明による液晶表示装置の実施例を図面により詳細に説明する。

【0011】図1は本発明の第1の実施例の構成を示す図である。図1に示す本発明の第1の実施例は、多結晶シリコンを用いたアクティブマトリクス液晶ディスプレイの例であり、1920本の信号側である表示信号端子を48群に分割した例である。同図において、 Q_1 はトランスファークゲートTFT、 C_1 はラインメモリとなる

4

コンデンサであり、他の符号は図9の場合と同一である。

【0012】図1に示す本発明の第1の実施例において、表示信号側駆動回路となる表示信号電極は、各列毎にトランスファークゲートTFT Q_1 と、ラインメモリとなるコンデンサ C_1 とを備え、表示信号端子 $V_{D1} \sim V_{D40}$ は、それぞれ複数のトランスファークゲートTFT Q_1 のソース／ドレインの一方に接続され、選択信号端子 $\phi_1 \sim \phi_{48}$ は、それぞれ複数のTFT Q_1 のゲートに接続されている。

10

【0013】前述のように構成される本発明の第1の実施例は、次のように動作する。

【0014】いま、走査側の引出し電極であるゲート電圧端子 $V_{G1} \sim V_{G480}$ の任意のものが選択され、1本の走査ラインが選択されているものとする。

【0015】この1本の走査ラインが選択されている間、選択信号端子 $\phi_1 \sim \phi_{48}$ に順次選択信号が与えられ、1つの選択信号端子 ϕ_i が選択されている間に、40列分の表示信号が表示信号端子 $V_{D1} \sim V_{D40}$ に与えられ、メモリとなるコンデンサ C_1 に書き込まれ、さらに、駆動用のTFTQを介して各液晶LCが駆動される。そして、この動作が48回にわたって行われたとき、1ライン分の表示部である液晶LCの全てに表示データが書き込まれたことになる。

【0016】すなわち、図示実施例は、1本の走査ラインが選択されている時間、例えば、時間Tの間に、選択信号端子 $\phi_1 \sim \phi_{48}$ に、端子 ϕ_1 から順にT/48時間の選択信号が与えられ、この選択信号端子 $\phi_1 \sim \phi_{48}$ に与えられる選択信号に同期して、表示信号端子 $V_{D1} \sim V_{D40}$ には、1920の表示信号が、40個分を1群として順次与えられて、表示の制御が行われている。

【0017】前述した本発明の第1の実施例によれば、従来、信号側に1920本の引出し電極が必要であり、1920個のドライバが必要であったものが、88(40+48)本の引出し電極と、これらの引き出し電極に対応する88個のドライバにより液晶表示装置の信号側を構成することができ、これにより、信号側ドライバのコストを低減することができる。

【0018】図2は本発明の第2実施例の構成を示す図であり、図2(a)はその構成を示す図、図2(b)は動作を説明するタイミングチャートである。この本発明の第2の実施例は、非晶質シリコンを用いたアクティブマトリクス液晶ディスプレイの実施例であり、図2(a)における符号は図1の場合と同一である。

【0019】図2(a)に示す本発明の第2の実施例の構成において、信号側駆動回路の一部であるトランスファークゲートTFT Q_1 は、レーザアニール等の熱処理によって多結晶化された多結晶シリコンTFTにより構成されている。また、この例では、選択信号端子を端子 ϕ_1 、 ϕ_2 の2個のみとし、表示信号端子を端子 $V_{D1} \sim V_{D40}$

50

5

960個としている。この理由は、非晶質シリコンによる駆動用のTFTQのオン抵抗が高いため、ラインメモリとなるコンデンサC_Lから液晶LCへの充電に多結晶シリコンによるTFTの場合より多くの時間を要するためである。

【0020】この本発明の第2の実施例は、前述の第1の実施例の場合と同様に、信号側駆動回路が各列毎に、トランスファゲートTFTQ_Tと、ラインメモリとなるコンデンサC_Lとを備え、表示信号端子V_{D1}~V_{D960}が、それぞれ2個のトランスファゲートTFTQ_Tの一方のソース/ドレインに接続され、選択信号端子群φ₁、φ₂が、それぞれ複数のTFTQ_Tのゲートに接続されて構成されている。

【0021】この実施例は、図2(b)に示すように、任意の走査ラインが選択されている間に、1920列分の表示信号が、960列分づつに分けられて2回にわたって、ラインメモリとなるコンデンサC_L、駆動用のTFTQを介して表示部の液晶LCに書き込まれることにより表示の制御が行われる。

【0022】前述の本発明の第2の実施例によれば、従来技術の場合の1920本の引出し電極と1920個のドライバとによる信号側を、962(960+2)本の引出し電極と962個のドライバとにより構成することが可能となる。

【0023】図3は本発明の第3の実施例を説明する図であり、図3(a)はその構成を示す図、図3(b)は動作を説明するタイミングチャートである。この本発明の第3の実施例は、非晶質シリコンを用いたアクティブマトリクス液晶ディスプレイの例であり、図3(a)における図の符号は図1の場合と同一である。

【0024】図3(a)に示す本発明の第3の実施例の構成において、信号側駆動回路の一部であるトランスファゲートTFTQ_Tは、レーザアニール等の熱処理によって多結晶化された多結晶シリコンTFTにより構成されている。

【0025】図3(a)に示す本発明の第3の実施例は、信号側駆動回路の奇数列毎にトランスファゲートTFTQ_TとラインメモリとなるコンデンサC_Lを備え、表示信号端子V_{D1}~V_{D960}が、それぞれ奇数列のトランスファゲートTFTQ_Tの一方のソース/ドレイン及び隣接する偶数列の信号電極に接続され、選択信号φがトランスファゲートTFTQ_Tのゲートに接続されて構成されている。

【0026】この本発明の第3の実施例の動作を、走査側の引き出し電極であるゲート電圧端子V_{G1}にオン電圧が印加されているものとして、図3(b)に示すタイミングチャートにより説明する。

【0027】まず、端子V_{G1}にオン電圧が印加されている期間に、表示信号端子V_{D1}~V_{D960}に1行目の走査ラインに対する奇数列のデータを設定し、選択信号φをオ

6

ン電圧にする。これにより、オン状態の駆動用TFTQ₁を経由して1列目と2列目の液晶端子部には端子V_{D1}の印加電圧が、3列目と4列目の液晶端子部には端子V_{D2}の印加電圧が、……1919列目と1920列目の液晶端子部には端子V_{D960}の印加電圧がそれぞれ印加され、これにより各液晶LCに書き込みが行われる。その後、選択信号φをオフ電圧とし、端子V_{D1}~V_{D960}を1行目の走査ラインに対する偶数列のデータに設定すると、トランスファゲートTFTQ_Tがオフ状態となるので、今度は、2列目の液晶端子部には端子V_{D1}の印加電圧が、4列目の液晶端子部には端子V_{D2}の印加電圧が、……1920列目の液晶端子部には端子V_{D960}の印加電圧がそれぞれ印加され、偶数列の各液晶LCに対する書き込みが行われる。

【0028】すなわち、本発明の第3の実施例は、最初に、奇数列の表示信号を隣合う2つの液晶LCに書き込み、その後、偶数列の液晶LCを、本来の偶数列の表示信号に書き替えるように制御することにより、1走査ライン上の表示信号の書き込みを行うものである。

【0029】このような本発明の第3の実施例は、前述した本発明の第2の実施例に比較して、トランスファゲートTFTQ_T、及び、記憶素子としてのコンデンサC_Lの数を、それぞれ1/2にすることができ、これにより、製造歩留りの向上を図ることができる。

【0030】また、この本発明の第3の実施例によれば、従来技術の場合の1920本の引出し電極と1920個のドライバとによる信号側を、961(960+1)本の引出し電極と961個のドライバとにより構成することが可能となる。

【0031】ところで、通常、液晶表示装置においては、走査電極と信号電極との交点に重なり抵抗R_{cross}が生じるが、前述した実施例では、製造プロセスのばらつき等によって前記重なり抵抗R_{cross}の値が比較的低くなる場合がある。このような場合、トランスファゲートTFTQ_Tがオフ状態時に、メモリとしてのコンデンサC_Lに蓄積された電荷が抵抗R_{cross}を経由して放電されてしまい、アクティブマトリクス液晶ディスプレイの表示品質を劣化させてしまう。

【0032】そこで、以下では前述した問題点を解決することを可能とした本発明の実施例について説明する。

【0033】図4は本発明の第4の実施例を説明する図であり、図4(a)は表示部1画素の構成を示す図、図4(b)はその動作タイミングチャートである。この本発明の第4の実施例は、トランスファゲートTFTを各画素に備えるようにした実施例であり、図4(a)において、Q₁、Q₂は多結晶シリコンTFT、C_{STC}はストレージ容量であり、他の符号は図3の場合と同一である。

【0034】図示本発明の第4の実施例は、表示信号端子V_Dが画素駆動用のTFTQ₁のソース/ドレインの一方に接続され、TFTQ₁のソース/ドレインの他方が

7

液晶LCの一方の端子に接続され、液晶LCの他方の端子に共通電位 V_{com} が与えられ、TFTQ₁のゲートがトランスファゲートTFTQ₂のソース/ドレインの一方及びストレージ容量C_{stc}の一方の電極と接続され、ストレージ容量C_{stc}の他方の電極が接地され、TFTQ₂のソース/ドレインの他方にゲート電圧端子V_gが接続され、TFTQ₂のゲートに選択信号端子φが接続されて構成されている。

【0035】その動作は、図4(b)に示すタイミングチャートに従って次のように行われる。

1) ゲート電圧端子V_gにオン電圧が印加されている期間に、選択信号端子φにオン電圧を印加すると、TFTQ₁、Q₂はオン状態になり、表示信号端子V_bに与えられている表示信号は、TFTQ₁を経由して液晶LCの端子に直ちに与えられ、液晶LCに書き込まれる。

2) 次に、ゲート電圧端子V_gをオフ電圧にすると、TFTQ₂がオン状態、TFTQ₁がオフ状態となる。

3) その後、選択信号端子φをオフ電圧にすると、TFTQ₁、Q₂がオフ状態に保たれる。

4) 以下、前述した1)～3)の動作を繰り返す。

【0036】本発明の第4の実施例は、前述したように駆動制御されるが、このような駆動方法によれば、表示信号端子V_bからの表示信号は、オン状態のTFTQ₁を経由して液晶LCの端子部に印加されて書き込まれる。その後、TFTQ₁は直ちにオフ状態に制御されることになるので、液晶LCに書き込まれた表示信号は、走査電極と信号電極との重なり抵抗R_{cross}によって保持されることなく、TFTQ₁のオフ抵抗により保持されることになる。

【0037】一般に、TFTのオフ抵抗はR_{cross}に比べて桁違いに高いため、前述した本発明の第4の実施例によれば、走査電極と信号電極との重なり抵抗R_{cross}が比較的低い場合にも、アクティブマトリクス液晶ディスプレイの表示品質の劣化を防止することができる。

【0038】図5は本発明の第5の実施例を説明する図であり、図5(a)は表示部1画素の構成を示す図、図5(b)は動作を説明するタイミングチャートである。この本発明の第5の実施例は、前述の本発明の第4の実施例の場合と同様に、各画素毎にトランスファゲートTFTを設けたものである。図5(a)における図の符号は図4の場合と同一である。

【0039】図示本発明の第5の実施例は、表示信号端子V_bが画素駆動用のTFTQ₁のソース/ドレインの一方に接続され、TFTQ₁のソース/ドレインの他方が液晶LCの一方の端子部に接続され、液晶LCの他方の端子部に共通電位 V_{com} が与えられ、TFTQ₁のゲートがトランスファゲートTFTQ₂のソース/ドレインの一方と接続され、TFTQ₂のソース/ドレインの他方にゲート電圧端子V_gが接続され、TFTQ₂のゲートに選択信号端子φが接続されて構成されている。

8

【0040】その動作は、図4(b)に示すタイミングチャートに従って次のように行われる。

1) ゲート電圧端子V_gにオン電圧が印加されている期間に、選択信号端子φにオン電圧を印加すると、TFTQ₁、Q₂はオン状態になり、表示信号端子V_bに与えられている表示信号は、TFTQ₁を経由して液晶LCの端子に直ちに与えられ、液晶LCに書き込まれる。

2) 次に、ゲート電圧端子V_gをオフ電圧にすると、TFTQ₂がオン状態、TFTQ₁がオフ状態となる。

3) その後、選択信号端子φをオフ電圧にすると、TFTQ₁、Q₂がオフ状態に保たれる。

4) 以下、前述した1)～3)の動作を繰り返す。

【0041】本発明の第5の実施例は、前述したように駆動制御されるが、このような駆動方法によれば、表示信号端子V_bからの表示信号は、オン状態のTFTQ₁を経由して液晶LCの端子部に印加されて書き込まれる。その後、TFTQ₁は直ちにオフ状態に制御されることになるので、液晶LCに書き込まれた表示信号は、走査電極と信号電極との重なり抵抗R_{cross}によって保持されることなく、TFTQ₁のオフ抵抗により保持されることになる。

【0042】一般に、TFTのオフ抵抗はR_{cross}に比べて桁違いに高いため、前述した本発明の第5の実施例によれば、走査電極と信号電極との重なり抵抗R_{cross}が比較的低い場合にも、アクティブマトリクス液晶ディスプレイの表示品質の劣化を防止することができる。

【0043】図6は本発明の第6実施例の構成を示す図、図7はその動作を説明するフローチャートである。この本発明の第6の実施例は、前述した本発明の第5の実施例を640×480画素のカラーアクティブマトリクス液晶ディスプレイに適用した場合の例である。

【0044】図6に示す本発明の第6の実施例は、表示信号端子V_{b1}～V_{b40}が、それぞれ、複数の信号電極に接続され、選択信号端子φ₁～φ₄₈が、それぞれ、複数のTFTQ₂₁(Kは1～48)のゲートに接続されて構成されている。

【0045】このように構成される本発明の第6の実施例の動作を、走査側の引き出し電極であるゲート電圧端子V_{g1}にオン電圧が印加されているものとして、図7に示すタイミングチャートにより説明する。

【0046】1) ゲート電圧端子V_{g1}に1回目のオン電圧が印加されている期間に、選択信号端子φ₁をオン電圧にすると、選択信号端子φ₁がそのゲートに接続されているトランスファゲートTFTQ₂₁がオン状態になり、その結果、TFTQ₂₁のソース/ドレインの一方がゲートに接続されている画素駆動用TFTQ₁₁もオン状態になる。これにより、表示信号端子V_{b1}～V_{b40}に与えられている表示信号は、TFTQ₁₁を経由して液晶LCの端子部に印加され、液晶LCに書き込まれる。

2) 次に、ゲート電圧端子V_{g1}をオフ電圧にすると、T

9

F T Q₂₁はオン状態、Q₁₁₁はオフ状態にされる。

3) その後、選択信号端子φ₁をオフ電圧にすると、T F T Q₂₁、Q₁₁₁がオフ状態に保たれる。

4) さらにその後、ゲート電圧端子V_{G1}に2回目のオン電圧が印加されている期間に、選択信号端子φ₂をオン電圧にすると、この選択信号端子φ₂がゲートに接続されているT F T Q₂₂はオン状態になり、その結果、T F T Q₂₂のソース/ドレインの一方がゲートに接続されているT F T Q₁₁₂もオン状態になる。従って、表示信号端子V_{D1}~V_{D40}からの表示信号は、T F T Q₁₁₂を経由して液晶L Cの端子に与えられ、液晶L Cに書き込まれる。

5) その後、ゲート電圧端子V_{G1}をオフ電圧にすると、T F T Q₂₂はオン状態、Q₁₁₂はオフ状態とされる。

6) その後、選択信号端子φ₂をオフ電圧にすると、T F T Q₂₂、Q₁₁₂はオフ状態に保たれる。

7) 以下、選択信号端子φ₃~φ₄₈に対しても、順次前述と同様に駆動を行うことにより、640画素の全てに表示信号の書き込みが行われる。

【0047】本発明の第6の実施例は、前述したように駆動制御されるが、このような駆動方法によれば、表示信号端子V_Dからの表示信号は、オン状態のT F Tを経由して液晶L Cの端子部に印加されて書き込まれる。その後、このT F Tは直ちにオフ状態に制御されことになるので、液晶L Cに書き込まれた表示信号は、走査電極と信号電極との重なり抵抗R_{cross}によって保持されることなく、T F Tのオフ抵抗により保持されることになる。

【0048】一般に、T F Tのオフ抵抗はR_{cross}に比べて桁違いに高いため、前述した本発明の第6の実施例によれば、走査電極と信号電極との重なり抵抗R_{cross}が比較的低い場合にも、アクティブマトリクス液晶ディスプレイの表示品質の劣化を防止することができる。

【0049】また、前述した本発明の第6の実施例によれば、従来技術の場合の1920本の引出し電極と1920個のドライバとによる信号側を、88(40+48)本の引出し電極と88個のドライバとにより構成することが可能となり、信号側ドライバのコストの低減を図ることができる。

【0050】図8は本発明の第7の実施例を説明する図であり、図8(a)はその構成を示す図、図8(b)はその動作を説明するタイミングチャートである。この本発明の第7の実施例は、前述した本発明の第1の実施例と第3の実施例とを組み合わせる構成したアクティブマトリクス液晶ディスプレイの例である。

【0051】図8(a)において、少なくとも、信号側駆

10

動回路の一部であるトランスファークゲートT F T Q_Tは、レーザアニール等の熱処理により、多結晶シリコンT F Tにより構成されている。

【0052】この本発明の第7の実施例は、信号側駆動回路に、K(Kは2以上)列毎以外の各列に、トランスファークゲートT F TとラインメモリとなるコンデンサC₁とを備え、表示信号端子V_{D1}からV_{D40}がそれぞれ複数のトランスファークゲートT F T Q_Tのソース/ドレインの一方及び1本の信号電極に直接接続され、選択信号端子φ₁~φ₄₈がそれぞれ複数のトランスファークゲートT F T Q_Tのゲートに接続されて構成されている。

【0053】この本発明の第7の実施例は、図8(b)に示すタイミングチャートに従って動作するが、この動作は、前述した本発明の第3の実施例の動作から容易に類推可能であるので、その説明を省略する。

【0054】前述のように構成される本発明の第7の実施例によれば、前述した本発明の第1の実施例と比較して、トランスファークゲートQ_T及びメモリとなるコンデンサC₁の個数をそれぞれm個少なくすることができるので、製造歩留りの向上を図ることができる。

【0055】

【発明の効果】以上説明したように本発明によれば、信号側の引出し電極数を低減することができるので、信号側ドライバのコストの低減を図ることが可能となり、これにより、アクティブマトリクス方式を採用した液晶表示装置の低コスト化を達成することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施例の構成を示す図である。

【図2】本発明の第2の実施例を説明する図である。

【図3】本発明の第3の実施例を説明する図である。

【図4】本発明の第4の実施例を説明する図である。

【図5】本発明の第5の実施例を説明する図である。

【図6】本発明の第6の実施例の構成を示す図である。

【図7】本発明の第6の実施例の動作を説明するフローチャートである。

【図8】本発明の第7の実施例を説明する図である。

【図9】従来技術による液晶表示装置の構成を示す図である。

【符号の説明】

Q_T トランスファークゲートT F T

C₁ ラインメモリ容量

L C 液晶

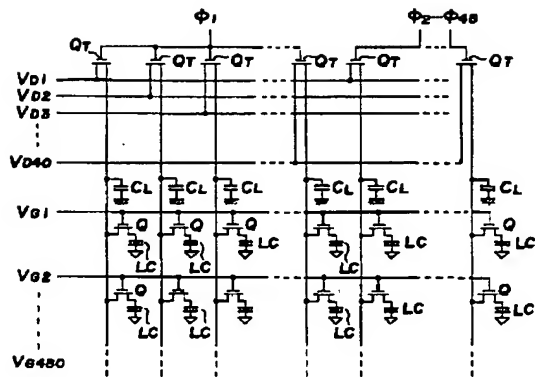
V_G、V_{G1}~V_{G48} ゲート電圧端子

V_D、V_{D1}~V_{D1920} 表示信号端子

φ、φ₁~φ₄₈ 選択信号端子

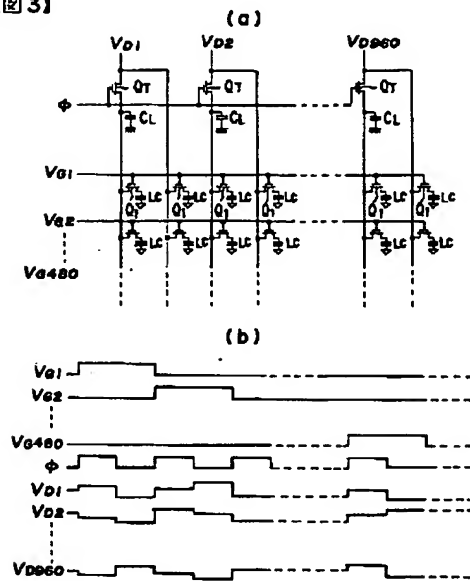
【図1】

【図1】



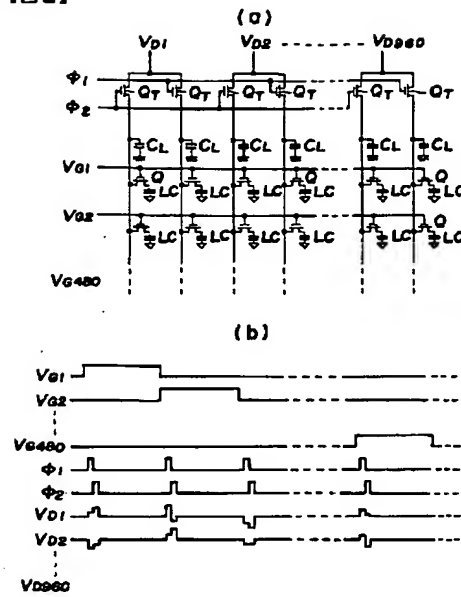
【図3】

【図3】



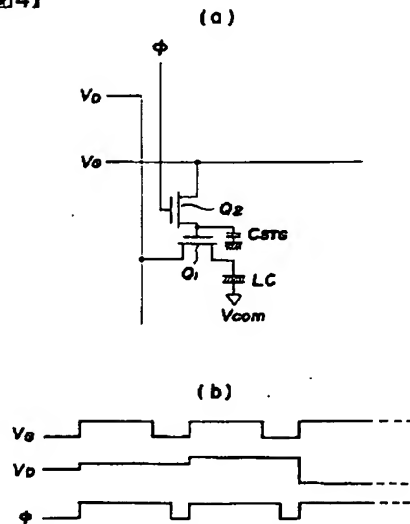
【図2】

【図2】



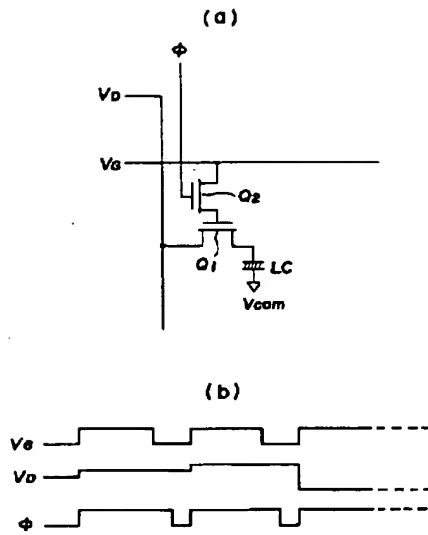
【図4】

【図4】



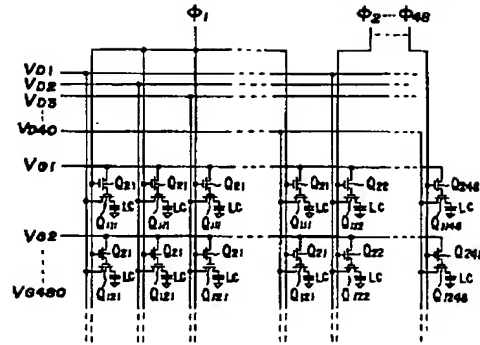
【図5】

【図5】



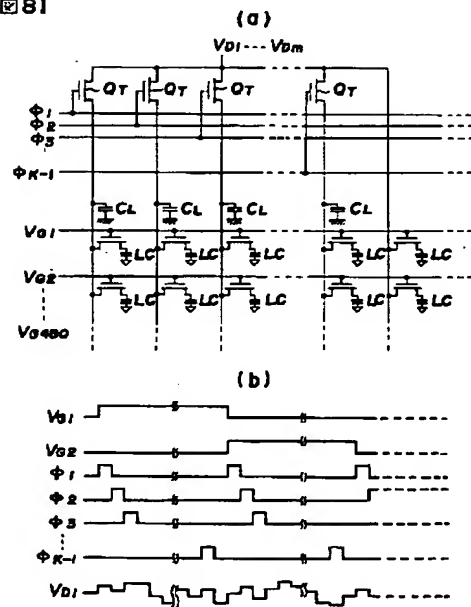
【図6】

【図6】



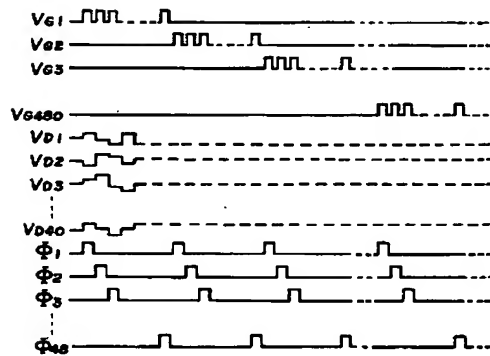
【図8】

【図8】



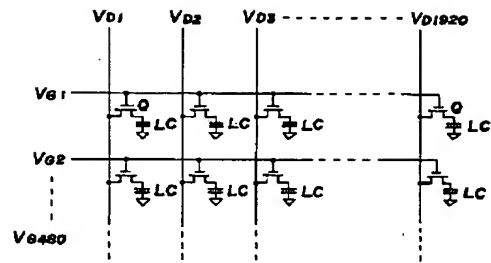
【図7】

【図7】



【図9】

【図9】



640 x 480 画素